General blocks diagram of the core

Core

Clk

Trigger

Trigger Data

WBS

WBM

Read Controller

Reset

Trigger\_type

Trigger\_position

System\_status

ram\_to\_wc

wc\_to\_rc

WBS\_to\_wc

ram\_to\_rc

Clk

Reset

Trigger Data

rc\_to\_WBM

Clk\_to\_start

System\_status

wc\_to\_ram

clk

Registers

Reset

Out\_valid

Enable\_out\_valid

Data\_out

Clk

Reset

Write Controller

RAM

Input Data

הערות:

חסר אות WBS,WC שמופיע בRAM, מהיכן הוא מגיע? (WC או RAM)

שאלות:

* האם WBS/WBM הם חד כיווניים או דו כיוונים?
* האם ל REGISTERS יש גם כניסת RESET ? (בדיאגרמה שלנו יש להם)
* האם צריך להוסיף את ה GENERICS לאותות הנכנסים לתוך ה CORE כאותות חיצוניים?
* האם נכון החיבור של האותות out\_valid Data\_in Out\_valid Data\_out?